

CONTENIDO

Abreviaturas	xix
Prólogo.....	21
Introducción.....	23
1. EMC y Seguridad funcional	31
1.1. ¿Qué son la EMC y la Seguridad funcional?	31
1.1.1. Consecuencias de fallos en Seguridad funcional	31
1.1.2. Relación entre FS y EMC	32
1.2. Historia de accidentes relacionados con EMC	32
1.2.1. El dirigible Hindenburg	32
1.2.2. Portaviones Forrestal USA	33
1.2.3. Destructor HMS Sheffield	34
1.2.4. Helicóptero UH-60 Blackhawk	35
1.2.5. Frenos ABS en un conocido fabricante de coches alemán	36
1.3. Compatibilidad electromagnética.....	36
1.3.1. Inmunidad electromagnética	37
1.3.2. Emisiones electromagnéticas	37
1.3.3. Margen de EMC	37
1.3.4. Fuente de ruido	38
1.3.5. Tipos de ruido	39
1.3.6. El medio de propagación del ruido	40
1.3.7. Receptor del ruido	40
1.3.8. ¿Cómo debemos diseñar los circuitos electrónicos?	41
1.3.9. EMC desde el inicio del diseño	42
1.3.10. ¿Por dónde empezamos?	43
1.3.11. Métodos de diseño de EMC	45
1.3.12. Auto-compatibilidad o integridad de la señal	46
1.3.13. Las cuatro fuentes de distorsión de la señal	47
2. Seguridad Funcional (<i>Functional Safety</i>)	49
2.1. Conceptos de seguridad funcional.....	49
2.1.1. ¿Qué es la seguridad funcional en sistemas electrónicos?	49
2.1.2. Funciones de seguridad.....	50
2.1.3. <i>Safety Integrity Level SIL</i> (Nivel de Seguridad Integral)	50

2.1.4.	Clasificación de las funciones de seguridad	51
2.1.5.	Análisis de peligros (<i>Hazard analysis</i>)	51
2.1.6.	Identificación de riesgos (<i>Risk assesment</i>).....	51
2.1.7.	Desafíos al trabajar con seguridad funcional	52
2.2.	El porqué de los errores en el producto	52
2.2.1.	Problemas con el equipo de trabajo	53
2.2.2.	Proceso desorganizado.....	54
2.2.3.	Problemas con el producto.....	55
2.2.4.	Tecnología inadecuada	55
2.3.	Condiciones reales de ensayos de EMC	56
2.3.1.	Ensayos combinados de EMC y ambientales	56
2.3.2.	Seguridad funcional durante el ciclo de vida del producto	56
3.	Fundamentos electromagnéticos	59
3.1.	Campos electromagnéticos	59
3.2.	Campo eléctrico.....	59
3.2.1.	Cargas y electrones	60
3.2.2.	¿Cómo se representa el campo eléctrico?	60
3.2.3.	Potencial eléctrico y diferencia de potencial.....	61
3.3.	Condensadores	62
3.3.1.	Capacidad de un condensador (Faradios)	63
3.3.2.	El valor del condensador.....	64
3.3.3.	El condensador de desacoplo adecuado	65
3.3.4.	Resonancia en paralelo	66
3.3.5.	Estabilidad a largo término (<i>Capacitance drift</i>)	66
3.3.6.	Coefficiente de temperatura (TC)	67
3.3.7.	<i>Rated capacitance</i> (C_R).....	67
3.3.8.	<i>Rated voltage</i> (U_R).....	67
3.3.9.	Corriente de rizado	67
3.3.10.	<i>Surge voltage</i> (U_S)	68
3.3.11.	Voltaje AC sobrepuesto.....	68
3.3.12.	Voltaje inverso.....	68
3.3.13.	Voltaje pulsante	68
3.3.14.	<i>Upper Category Temperature</i> (UCT en °C)	68
3.3.15.	Temperatura y frecuencia	69
3.3.16.	<i>Operating Temperature</i> (T_{OP}) and <i>Life Expectancy</i>	69
3.3.17.	Resistencia de aislamiento (R_{IS})	70
3.3.18.	Dieléctricos (<i>Dielectric strength</i>)	70
3.3.19.	Influencia del dieléctrico sobre la capacidad	70
3.3.20.	<i>Dielectric absorption</i> (DA).....	71
3.3.21.	Condensadores en serie.....	71
3.3.22.	Condensadores en paralelo	72
3.3.23.	Constante de tiempo (RC) y carga en un condensador	72
3.3.24.	Descarga de un condensador.....	73
3.3.25.	Energía almacenada (Joules o Watio/segundo)	74
3.3.26.	Campo eléctrico entre las armaduras de un condensador	74

3.3.27. ESR (Resistencia Serie Equivalente).....	75
3.3.28. ESL (Inductancia Serie Equivalente).....	76
3.3.29. Corriente a través del condensador	76
3.3.30. Reactancia de un condensador	77
3.3.31. Impedancia total de un condensador.....	77
3.3.32. Ángulo de fase	78
3.3.33. Factor de disipación (%).....	79
3.3.34. Factor de potencia (%).....	79
3.3.35. Factor de calidad.....	79
3.3.36. Potencia perdida.....	79
3.3.37. Respuesta a impulsos (dV/dt)	80
3.4. Campo magnético.....	80
3.4.1. Campo inducido.....	81
3.5. La inductancia.....	81
3.5.1. ¿Qué es la inductancia?	82
3.5.2. La inductancia es un elemento reactivo	83
3.5.3. Constante de tiempo de los circuitos LR	84
3.5.4. Corriente de carga por la inductancia	84
3.5.5. Tipos de inductancia	85
3.5.6. Auto-inductancia.....	85
3.5.7. Inductancia mutua.....	85
3.5.8. La modulación de la impedancia	86
3.5.9. Bobinas conectadas en serie	87
3.5.10. Capacidad parásita en las bobinas.....	88
3.5.11. Ruido en la masa (<i>Ground noise</i>)	89
3.5.12. Minimizar la inductancia. Inductancia de los conductores	90
3.5.13. Bobinas impresas.....	91
3.6. Relés y contactores.....	92
3.6.1. Control de la bobina del relé.....	92
3.6.2. Desactivación.....	93
3.6.3. Cargas inductivas en los contactos de los relés.....	94
3.6.4. Sobre tensiones generadas	94
3.6.5. Ejemplo práctico.....	95
3.6.6. Protección con varistores.....	96
3.6.7. Alimentación y retornos de relés y motores.....	97
3.7. Diseño orientado a EMC	98
3.7.1. Cancelación del flujo magnético.....	99
3.7.2. Componentes no ideales	100
3.7.3. Antenas ocultas.....	100
3.7.4. Componentes ocultos.....	101
3.8. Conceptos básicos de EMC y RF (radiofrecuencia).....	102
3.8.1. Ancho de banda y amplitud de la señal medida.....	102
3.8.2. Tipos de detección	103
3.8.3. Detector de pico (<i>peak</i>).....	103
3.8.4. Detector de cuasi pico (<i>quasi peak</i>)	103
3.8.5. Detector promedio (<i>average</i>).....	104

3.8.6.	Tiempo de medida (<i>Sweep</i>).....	104
3.8.7.	Ensayos de EMC.....	104
3.8.8.	Emisiones radiadas	106
3.8.9.	Emisiones conducidas.....	107
3.8.10.	Inmunidad radiada	108
3.8.11.	Inmunidad conducida.....	108
3.8.12.	Inyección de corriente (<i>BCI Bulk Current injection</i>).....	109
3.9.	ESD (Descargas de electricidad estática)	110
3.9.1.	Campos estáticos	110
3.9.2.	Formas de onda de las descargas electrostáticas.....	111
3.9.3.	Efecto triboeléctrico.....	112
3.9.4.	Fallos provocados por eventos de ESD	112
3.9.5.	Tipos de descargas.....	113
3.9.6.	Daño causado por corrientes de ESD fluyendo en circuitos.....	113
3.9.7.	Daño causado por corrientes de ESD fluyendo a través de masa	114
3.9.8.	Daño causado por campos electromagnéticos	114
3.9.9.	Daño causado por pre-descargas de campo eléctrico.....	115
3.9.10.	Generador de ESD auto construido.....	116
3.9.11.	Diagnósticos y soluciones.....	116
3.9.12.	Conceptos relacionados con el análisis de fenómenos ESD	118
3.10.	La resonancia	119
3.10.1.	Resonancia serie	120
3.10.2.	Resonancia en paralelo	121
3.10.3.	La resonancia ciclo a ciclo.....	121
3.10.4.	Frecuencia de anti-resonancia.....	124
4.	Ruido en los circuitos	125
4.1.	Procedencia del ruido	125
4.2.	Inter-sistemas. Métodos de acoplo del ruido	125
4.2.1.	Acoplo de impedancia común.....	127
4.2.2.	Acoplo por campo electromagnético	127
4.2.3.	Acoplo radiado. Campo magnético.....	128
4.2.4.	Acoplo radiado. Campo eléctrico	128
4.2.5.	Radiado y conducido. Acoplo combinado	129
4.3.	Ruido intra-sistema, <i>crosstalk</i>	130
4.3.1.	Unidades de medida del <i>crosstalk</i>	131
4.3.2.	<i>Crosstalk</i> de impedancia común	132
4.3.3.	¿Qué es la capacidad mutua?.....	132
4.3.4.	Relación entre la capacidad mutua y el <i>crosstalk</i>	134
4.3.5.	<i>Crosstalk</i> capacitivo.....	134
4.3.6.	<i>Far end</i> y <i>near end</i> del <i>crosstalk</i> capacitivo	135
4.3.7.	Reducción del <i>crosstalk</i> capacitivo.....	137
4.3.8.	<i>Crosstalk</i> inductivo	137
4.3.9.	Relación entre inductancia mutua y <i>crosstalk</i>	139
4.3.10.	<i>Far end</i> y <i>near end</i> del <i>crosstalk</i> inductivo	140
4.3.11.	<i>Crosstalk</i> e impedancia de las líneas	141

4.3.12.	Forma de identificar el tipo de <i>crossstalk</i>	142
4.3.13.	<i>Crosstalk</i> debido a discontinuidades de los planos.....	142
4.3.14.	Divergencia de la corriente de retorno.....	143
4.3.15.	<i>Crosstalk</i> hacia los planos de alimentación.....	144
4.3.16.	Técnicas de diseño para prevenir el <i>crossstalk</i>	145
4.4.	El <i>ground bounce</i>.....	146
4.4.1.	Etapas de salida.....	147
4.4.2.	Inductancias parásitas.....	147
4.4.3.	La naturaleza de los planos.....	150
4.4.4.	La mirilla (<i>spyhole</i>).....	151
4.4.5.	Estrategias para minimizar el <i>ground bounce</i>	152
4.5.	Gradiente de tensión en los planos.....	154
4.6.	Blindajes y cables coaxiales.....	156
4.6.1.	Efectividad del blindaje (<i>Shielding Effectiveness</i>).....	157
4.6.2.	Continuidad en el blindaje.....	159
4.6.3.	Juntas conductoras (<i>Gaskets</i>).....	159
4.6.4.	Cables coaxiales.....	160
4.6.5.	Impedancia de transferencia Z_T	160
5.	La radiación.....	163
5.1.	Tiempo y frecuencia.....	163
5.1.1.	Dominio temporal.....	163
5.1.2.	Dominio frecuencial.....	164
5.2.	Campos electromagnéticos y radiación.....	167
5.2.1.	Campo conservativo y campo radiante.....	167
5.2.2.	Campos radiantes.....	168
5.2.3.	Tipos de antenas.....	169
5.2.4.	Partículas cargadas.....	170
5.2.5.	Movimiento de las partículas.....	170
5.2.6.	El fenómeno de la radiación.....	171
5.2.7.	Campo cercano y campo lejano.....	171
5.2.8.	Impedancia de onda.....	172
5.3.	Corrientes en modo diferencial y en modo común.....	173
5.3.1.	Corrientes en modo diferencial.....	174
5.3.2.	Radiación en modo diferencial.....	174
5.3.3.	Ejemplo de reducción de interferencias en modo diferencial.....	176
5.3.4.	Corrientes en modo común.....	178
5.3.5.	Emisión de interferencias en modo común.....	180
5.3.6.	Conversión entre el modo diferencial y el modo común.....	180
5.3.7.	Asimetría en un circuito impreso de dos capas.....	181
5.3.8.	Asimetrías en componentes.....	182
5.3.9.	Aislamiento mediante bobina de modo común.....	182
5.3.10.	Aislamiento mediante transformador.....	183
5.3.11.	Aislamiento mediante opto-acoplador.....	184
5.3.12.	Filtrado de las entradas y salidas.....	185
5.3.13.	Circuitos de filtro.....	185

5.3.14. Cables planos	186
6. Líneas de transmisión	189
6.1. Introducción	189
6.1.1. Material del circuito impreso	190
6.1.2. Constante dieléctrica	190
6.1.3. Factor de disipación	191
6.1.4. Resistencia de la superficie y volumen en el material dieléctrico	191
6.1.5. Resistencia al cortocircuito (<i>Dielectric Strength Breakdown</i>)	192
6.1.6. Interconexiones	192
6.1.7. Línea capacitiva (puntual)	193
6.1.8. Pistas eléctricamente largas	193
6.1.9. La velocidad de la luz	194
6.1.10. Tiempo de propagación	195
6.2. Parámetros de las líneas de transmisión	196
6.2.1. Impedancia característica	196
6.2.2. La impedancia característica versus forma física de la línea	198
6.2.3. Impedancia y resistencia	199
6.2.4. Líneas de transmisión en circuitos impresos. <i>Microstrip</i>	199
6.2.5. <i>Stripline</i>	200
6.2.6. <i>Microstrip</i> diferencial	201
6.2.7. <i>Stripline</i> diferencial simétrica	201
6.2.8. Retardo y velocidad de propagación	202
6.2.9. Inductancia y capacidad de las líneas	203
6.2.10. Amplitud de la señal sobre la línea de transmisión	203
6.2.11. Corriente en la línea de transmisión	204
6.2.12. División de líneas	206
6.3. Retornos de las líneas de transmisión. Retornos ideales.....	206
6.3.1. Retorno de corriente en una línea <i>microstrip</i> referenciada a masa	207
6.3.2. Retorno de corriente en una <i>stripline</i>	209
6.3.3. Cuando plano de alimentación y driver no tienen el mismo voltaje	210
6.4. Reflexiones en la línea de transmisión.....	211
6.4.1. Final de línea sin la impedancia correcta	212
6.4.2. Terminación de AC	214
6.4.3. Efectos de la frecuencia de las señales	214
6.4.4. Amortiguación (<i>Damping</i>)	215
6.4.5. Ángulos de las pistas	216
6.5. Retornos no ideales	217
6.5.1. Acoplo de dos líneas atravesando un corte del plano de masa	218
6.5.2. Salto de capa	219
6.5.3. Mala interconexión de planos	221
6.5.4. Otros retornos no ideales	222
6.5.5. Características comunes de los retornos no ideales	223
6.6. Atenuación de las señales	223
6.6.1. Resistencia del cobre	223
6.6.2. Resistencia de las vías	226

6.6.3.	Pérdidas resistivas en corriente alterna (<i>Skin effect</i>).....	227
6.6.4.	Profundidad del efecto <i>skin</i> (<i>Skin depth</i>).....	227
6.6.5.	Resistencia efectiva de un conductor en corriente alterna	228
6.6.6.	Absorción del dieléctrico.....	229
6.6.7.	Degradación de los flancos.....	229
6.6.8.	Impedancia de 50 ó 75 Ohm.....	230
6.6.9.	Pre-énfasis	230
7.	Técnicas de trazado del circuito impreso	231
7.1.	Circuitos impresos	231
7.1.1.	Segregación de circuitos.....	231
7.2.	Planos de alimentación y de masa	233
7.2.1.	Impedancia característica.....	234
7.2.2.	Ruido SSO en el plano de masa.....	234
7.2.3.	Corrientes de retorno en el plano de masa.....	235
7.2.4.	Anchura efectiva del plano de masa	236
7.2.5.	Separando planos.....	236
7.2.6.	Tensiones de alimentación.....	237
7.2.7.	Efecto de blindaje de los planos	238
7.2.8.	<i>Crosstalk</i> entre pistas adyacentes	238
7.2.9.	Capacidad entre planos	239
7.2.10.	Solapar planos.....	240
7.2.11.	Pistas que atraviesan segregaciones.....	241
7.2.12.	Distribución de las capas (<i>stackup</i>).....	242
7.2.13.	Circuito impreso de seis capas.....	243
7.2.14.	Circuito impreso de ocho capas	244
7.2.15.	Efecto proximidad	244
7.2.16.	Estrategias en los planos de masa y de alimentación.....	245
7.2.17.	Desacoplo a un plano equivocado	246
7.3.	Conexión de planos de masa (<i>Grounding</i>).....	247
7.3.1.	Configuraciones de masa en estrella y en serie.....	247
7.3.2.	Masa híbrida	248
7.3.3.	Conectando los planos juntos	249
7.4.	Las vías	250
7.4.1.	Resistencia de las vías	250
7.4.2.	Capacidad de corriente de las vías	251
7.4.3.	Capacidad e inductancia de las vías.....	252
7.4.4.	Capacidad de las vías.....	253
7.4.5.	Inductancia de las vías	253
7.4.6.	Disposición de vías	253
7.4.7.	El modelo vía.....	254
7.4.8.	Microvías.....	255
7.4.9.	Jaula de Faraday	256
7.4.10.	Masas flotantes	256
7.4.11.	Relleno de masa (<i>Poured-ground</i>).....	257
7.5.	Micro-islas	258

7.5.1. Micro-isla en circuitos multicapa.....	259
7.5.2. Entradas y salidas desde los planos	260
7.5.3. Figuras de ruido	261
7.5.4. Aislamiento de circuitos	262
7.6. Capacidad enterrada (<i>Buried capacitance</i>)	262
7.7. Terminación disipativa en los bordes (<i>DET</i>)	264
7.7.1. La equipotencialidad de los planos	264
7.7.2. Resonancia en los planos	265
7.8. Masas limpias y masas sucias.....	267
7.8.1. Con los mismos componentes, pero... ¡funcional!	269
7.8.2. Campo eléctrico entre circuitos de potencia y de señal	270
7.9. <i>Stitching</i>. Salvando las distancias	272
7.9.1. <i>Stitching</i> de alta frecuencia.....	273
7.9.2. <i>Stitching</i> de baja frecuencia	274
7.9.3. <i>Stitching</i> múltiple.....	274
7.9.4. Técnica de <i>stitching</i> según la frecuencia de las señales	275
7.9.5. Masas aisladas galvánicamente	275
7.9.6. Mejora de la inmunidad en ESD	276
7.10. Consejos prácticos sobre los planos de alimentación.....	277
7.10.1. Trazado del circuito impreso de un microcontrolador	277
7.10.2. Alimentación y desacoplo.....	277
7.10.3. Separación de la alimentación	279
7.10.4. Cristal de cuarzo y señales rápidas	280
7.10.5. Pistas sin plano de referencia.....	281
7.11. Circuitos impresos de dos capas	281

8. El sistema de alimentación..... 285

8.1. Introducción	285
8.1.1. Condensador de desacoplo.....	286
8.1.2. El comportamiento real de un condensador	286
8.1.3. Resonancia serie	287
8.1.4. Consideraciones generales	288
8.1.5. Tipo de condensador.....	288
8.1.6. El emplazamiento	289
8.1.7. ¿Por qué el emplazamiento es importante?.....	289
8.1.8. Efecto de la carga en las salidas.....	290
8.1.9. El valor del condensador.....	290
8.1.10. Filtrado de la alimentación	291
8.1.11. Condensador de paso (<i>bypass</i>).....	293
8.1.12. Condensador reserva (<i>bulk</i>)	293
8.2. El sistema de alimentación	294
8.2.1. ¿De qué se compone el sistema de alimentación?	295
8.2.2. Impedancia interna del sistema de alimentación.....	297
8.2.3. Comportamiento dinámico del sistema de alimentación	298
8.2.4. Secuencia de acontecimientos en la demanda de corriente.....	299
8.2.5. Medida del ruido en un sistema de alimentación.....	301

8.3. Impedancia del sistema de alimentación.....	301
8.3.1. Impedancia del sistema de alimentación.....	302
8.3.2. Regulador de tensión	303
8.3.3. Condensador reserva (<i>bulk</i>)	303
8.3.4. Corriente media y de pico en CMOS	304
8.3.5. Condensador de desacoplo.....	305
8.3.6. Planos de alimentación	306
8.3.7. Impedancia global del sistema	307
8.4. Concepto de altura de desacoplo	307
8.4.1. Inductancias parciales.....	308
8.4.2. Inductancia del bucle L1, vías	309
8.4.3. Inductancia de los <i>pads</i> del condensador.....	309
8.4.4. Inductancia del bucle L2.....	310
8.4.5. Inductancia del bucle L3.....	310
8.4.6. Frecuencia de utilización del condensador de desacoplo.....	311
8.5. Contaminación de los planos.....	311
8.5.1. Ruido en la alimentación de un circuito integrado	313
8.5.2. Reducción del ruido en los planos	314
8.6. Desacoplo en baja y alta frecuencia.....	315
8.6.1. Desacoplo a bajas frecuencias	315
8.6.2. Desacoplo en altas frecuencias	316
8.7. Estrategias recomendadas en el desacoplo	316
8.7.1. Reducción de la inductancia de las vías.....	317
8.7.2. Emplazamiento en array	318
9. Diseño lógico de alta velocidad.....	319
9.1. El jitter.....	319
9.1.1. ¿Qué es el jitter?	319
9.1.2. Jitter de corto término y jitter de largo término.....	321
9.1.3. Diagrama del ojo (<i>Eye diagram</i>)	321
9.1.4. Clases de jitter	323
9.1.5. Origen del jitter	323
9.1.6. Señales de reloj.....	323
9.1.7. Formas de medir el jitter. PLL de referencia. (<i>Golden PLL</i>).....	324
9.1.8. Medida del jitter mediante un osciloscopio	325
9.1.9. Análisis del jitter utilizando una aproximación al espectro	325
9.1.10. Métodos para reducir el jitter.....	326
9.1.11. Filtrado de la tensión de alimentación.	327
9.2. El skew.....	327
9.2.1. Sincronización de señales.	328
10. Diseño analógico y de potencia.....	331
10.1. Fugas de corriente en el sustrato del PCB	331
10.1.1. Efectos estáticos.....	331
10.1.2. Anillos de guarda (<i>Guard Ring</i>)	332

10.1.3. Efectos dinámicos.....	334
10.2. Amplificadores.....	335
10.2.1. Un solo punto de masa.....	335
10.3. Fuentes de alimentación conmutadas.....	337
10.3.1. Corriente en la inductancia.....	337
10.3.2. Parámetros utilizados.....	338
10.3.3. Rampa de corriente en la inductancia.....	338
10.3.4. <i>Steady-state</i>	339
10.3.5. Ley de voltios por segundo.....	339
10.3.6. <i>Duty cycle</i>	340
10.3.7. Función de transferencia DC.....	340
10.3.8. Modos de funcionamiento.....	340
10.3.9. Ecuaciones comunes a cualquier topología.....	340
10.4. La topología <i>buck-boost</i>.....	341
10.4.1. Parámetros utilizados.....	341
10.4.2. Corriente por cada componente del <i>buck-boost</i> respecto a D.....	342
10.4.3. Corriente por cada componente del <i>buck-boost</i> versus la carga.....	343
10.5. Corrientes parásitas a través de los radiadores.....	343
10.5.1. Corrientes parásitas en los chasis metálicos.....	344
10.5.2. Nodo de conmutación.....	346
10.5.3. PADS de alta corriente.....	347
10.6. Efectos parásitos de los componentes y el PCB.....	347
10.6.1. Equilibrado de las corrientes en los condensadores de entrada.....	348
10.6.2. <i>Snubbers</i>	349
10.6.3. Transformadores.....	351
10.6.4. Bobinas toroidales.....	353
10.6.5. Reducción de la ESL de los condensadores THT.....	354
11. Osciladores de cuarzo.....	355
11.1. Cristales de cuarzo.....	355
11.1.1. Teoría de la oscilación.....	355
11.1.2. Elegir el cristal de cuarzo adecuado.....	356
11.1.3. ¿Por qué cristales de cuarzo?.....	357
11.1.4. Temporización y precisión.....	357
11.1.5. La tolerancia en frecuencia.....	358
11.1.6. Estabilidad en frecuencia.....	358
11.1.7. Envejecimiento (<i>Aging</i>).....	358
11.1.8. Capacidad de carga.....	359
11.2. Resonancia en serie y paralelo.....	359
11.2.1. Resonancia en serie.....	360
11.2.2. Resonancia en paralelo.....	361
11.2.3. Tiempo de arranque del oscilador.....	362
11.2.4. Tolerancia en frecuencia y capacidad de carga.....	363
11.2.5. Nivel de potencia aplicada (<i>drive level</i>).....	363
11.2.6. Resistencia negativa.....	363
11.2.7. Variación en la frecuencia (<i>Pullability</i>).....	364

11.2.8. Frecuencia fundamental vs. sobretono (<i>Overtone</i>)	364
11.2.9. Oscilador Colpitts	365
11.3. Consideraciones de diseño.....	366
11.3.1. Resonadores cerámicos.....	366
11.3.2. Espectro distribuido (<i>Spread Spectrum Clocking</i>).....	369
12. Consideraciones de software	371
12.1. El software también importa	371
12.2. Reducción de las emisiones electromagnéticas	372
12.3. Mejora de la inmunidad. <i>Debouncing</i>	374
12.3.1. Niveles de las entradas.....	375
12.3.2. Ciclo de histéresis en las entradas.....	376
12.3.3. Evolución de las entradas analógicas.....	377
12.3.4. Muestreo de señales analógicas.....	378
12.4. Inmunidad en los buses de comunicaciones.....	378
12.5. El <i>Watchdog</i>	378
12.5.1. Estrategia del <i>watchdog</i>	378
12.5.2. Comprobación del buen funcionamiento del <i>watchdog</i>	379
12.6. Interrupciones	380
13. Investigación de causas	381
13.1. Líneas generales para la investigación	381
13.2. ¿Que hacer con los problemas de emisiones radiadas?	382
13.2.1. Identificación y reducción de las interferencias.....	382
13.2.2. Búsqueda de fuentes de interferencia con sondas.....	384
13.2.3. Deshabilitar partes del sistema	386
13.2.4. Identificación de cables que radian.....	386
13.2.5. Kit de EMC.....	387
13.2.6. La prueba del lápiz.....	388
13.2.7. Variación de la frecuencia de trabajo.....	388
13.2.8. Colocación de filtros.....	388
13.2.9. Problemas en emisiones conducidas.....	389
13.3. Test de inmunidad	389
13.3.1. Inyectando ruido en los circuitos.....	389
13.3.2. Inyectando transitorios en las entradas	390
14. Preguntas y Respuestas.....	391
14.1. Preguntas frecuentes sobre problemas de EMC	391
14.2. Entrevista en el departamento de diseño electrónico.....	403
15. Datos prácticos.....	409
15.1. Unidades y símbolos.....	409
15.2. Aproximaciones interesantes	411

15.2.1. Líneas de transmisión	411
15.2.2. Vías.....	411
15.2.3. Planos	411
15.2.4. Condensadores.....	411
15.2.5. Varios	411
15.2.6. Elementos parásitos de las vías.....	412
15.3. Check list de diseño de circuitos impresos.....	415
15.3.1. Planos de alimentación y masa	415
15.3.2. Pistas de circuito impreso	415
15.3.3. Componentes	415
15.3.4. Microcontroladores.....	415
15.3.5. CAN y LIN	416
15.3.6. Partición de circuitos	416
15.3.7. Supresión de ruido en el origen	416
15.3.8. Supresión del acoplamiento de ruido.....	416
15.3.9. Reducción de ruido en el receptor.	417
15.3.10. Otros.....	417
16. Glosario	419
Bibliografía.....	429
ÍNDICE.....	431